

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-259234

(43)Date of publication of application : 24.09.1999

(51)Int.Cl.

G06F 3/033  
 G02F 1/133  
 G02F 1/1333  
 G02F 1/1335  
 G02F 1/136  
 G06F 3/03  
 G09F 9/00  
 G09F 9/35

(21)Application number : 10-056338

(71)Applicant : SONY CORP

(22)Date of filing : 09.03.1998

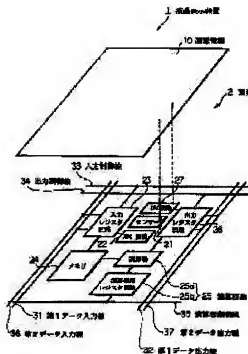
(72)Inventor : NAKAJIMA YOSHIHARU

## (54) LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display device having an inputting function such as pen input in addition to a picture displaying function in which productivity can be improved, manufacturing costs can be reduced, and miniaturization and light weight can be attained.

**SOLUTION:** A liquid crystal display device 1 is provided with a display area in which a liquid crystal layer is provided between first substrate and second substrate arranged so as to be faced to each other. This display area is constituted of plural picture elements 2, and an element for driving the liquid crystal layer of each picture element for display is provided on the first substrate in each picture element 2. Also, the element and a capacitance value detecting sensor 21 as a pressure detecting sensor for detecting a pressure added to the picture element 2, and outputting the detected data are provided on the first substrate in each picture element 2. Also, each picture element 2 can be provided with an analog/digital converting circuit 22, input register circuit 23, memory 24, arithmetic circuit 25, or output register circuit 26 or the like.



特開平11-259234

(43) 公開日 平成11年(1999) 9月24日

(51) Int.Cl. <sup>6</sup>	識別記号	F I
G 0 6 F 3/033	3 5 0	G 0 6 F 3/033 3 5 0 A
G 0 2 F 1/133	5 3 0	G 0 2 F 1/133 5 3 0
1/1333		1/1333
1/1335	5 2 0	1/1335 5 2 0
1/136	5 0 0	1/136 5 0 0

審査請求 未請求 請求項の数13 ○L (全 7 頁) 最終頁に続く

(21) 出願番号 特願平10-56338

(22) 出願日 平成10年(1998) 3月9日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6丁目7番35号

(72) 発明者 仲島 義晴

東京都品川区北品川 6丁目7番35号 ソニー株式会社内

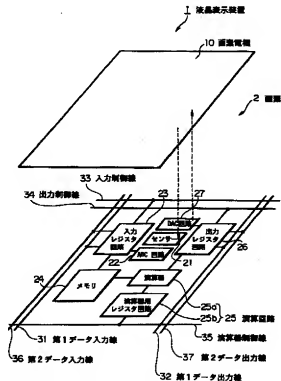
(74) 代理人 弁理士 船橋 國則

## (54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【課題】 画像表示機能の他にペン入力等の入力機能等を有し、かつ生産性の向上と製造コストの低減と小型軽量化を図れる液晶表示装置を提供すること。

【解決手段】 液晶表示装置 1 は、対向配置された第 1 基板と第 2 基板との間に液晶層が設けられた表示エリアを備え、この表示エリアが多数の画素 2 で構成され、各画素 2 における第 1 基板上に、それぞれの画素の液晶層を駆動して表示させる素子が設けられてなるものにおいて、各画素 2 における第 1 基板上に、上記の素子とともに、画素に加わる圧力を検知してその検知したデータを入力する圧力検知センサとして容量値検出センサー 2 1 が設けられている構成となっている。また、各画素 2 には、ADC 回路 2 2 や、入力レジスタ回路 2 3、メモリ 2 4、演算回路 2 5 および出力レジスタ回路 2 6 が設けられていてもよい。



#### 【特許請求の範囲】

【請求項1】 対向配置された第1基板と第2基板との間に液晶層が設けられた表示エリアを備え、該表示エリアが多数の画素で構成され、各画素における第1基板の液晶層側の面に、それぞれの画素の液晶層を駆動して表示させる素子が設けられてなる液晶表示装置において、前記各画素における第1基板の液晶層側の面には、前記素子とともに、画素に加わる圧力を検知するその検知したデータを出力する圧力検知手段が設けられていることを特徴とする液晶表示装置。

【請求項2】 前記各画素における第1基板の液晶層側の面には、前記圧力検知手段からのデータを基に、圧力が加わった画素を表示させるデータを出力する出力手段が設けられていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記各画素における第1基板の液晶層側の面には、前記圧力検知手段からのデータを基に所定の演算を行って、演算処理されたデータを前記出力手段に出力する演算手段が設けられていることを特徴とする請求項2記載の液晶表示装置。

【請求項4】 前記各画素における第1基板の液晶層側の面には、前記圧力検知手段からのデータを記憶する記憶手段が設けられ、

前記演算手段は、前記記憶手段で記憶された前記圧力検知手段からのデータを基に所定の演算を行うものからなることを特徴とする請求項3記載の液晶表示装置。

【請求項5】 前記各画素における第1基板の液晶層側の面には、前記圧力検知手段からデータが入力され、入力されたデータを前記記憶手段に出力する入力手段が設けられていることを特徴とする請求項4記載の液晶表示装置。

【請求項6】 前記表示エリアの周辺部には、外部から画素を表示させるデータが入力されてこれを前記入力手段に出力する入力回路が設けられていることを特徴とする請求項5記載の液晶表示装置。

【請求項7】 前記表示エリアの周辺部には、各画素から出力されたデータをまとめて外部に出力する最終出力回路が設けられていることを特徴とする請求項1記載の液晶表示装置。

【請求項8】 各画素の前記演算手段を制御する第1制御部を備えていることを特徴とする請求項3記載の液晶表示装置。

【請求項9】 各画素の前記出力手段を制御する第2制御部を備えていることを特徴とする請求項2記載の液晶表示装置。

【請求項10】 各画素の前記入力手段を制御する第3制御部を備えていることを特徴とする請求項5記載の液晶表示装置。

【請求項11】 前記入力手段は、外部から入力された画素を表示させるデータと、前記圧力検知手段からのデータと、隣接画素からのデータとが入力されるものからなり、

前記入力手段に入力されるデータとして、前記外部からのデータおよび前記圧力検知手段からのデータ、もしくは前記外部からのデータおよび前記隣接画素からのデータのいずれかを選択可能とする選択スイッチを備え、前記第3制御部は、前記選択スイッチを制御するスイッチ制御機能を有していることを特徴とする請求項10記載の液晶表示装置。

【請求項12】 前記第1基板には、前記素子および前記圧力検知手段と、前記液晶層との間に、前記表示エリアに入射した光を反射する反射板が設けられていることを特徴とする請求項1記載の液晶表示装置。

【請求項13】 前記素子は、活性層がポリシリコンで形成されたポリシリコン薄膜トランジスタからなり、前記圧力検知手段は、前記ポリシリコン薄膜トランジスタを用いて形成されてなることを特徴とする請求項1記載の液晶表示装置。

#### 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に関し、特にペン入力等の入力機能を備えた液晶表示装置に関する。

【0002】

【従来の技術】従来の液晶表示装置（LCD）は、一対のガラス基板間に液晶層が設けられて構成されている。一対のガラス基板のうちの一方には、画素毎に画素電極とスイッチング素子と蓄積容量とが設けられており、画素を表示させるデータ（以下、表示データと記す）がスイッチング素子を介して画素電極に入力されることにより、必要な画素の液晶層が駆動されて画像が形成されるようになっている。また蓄積容量によって、最初に画素電極に入力された信号電荷が次の信号が入力されるまで保持されるようになっている。

【0003】

【発明が解決しようとする課題】ところで近年では、小型情報機器の普及に伴って、液晶表示装置を用いたペン入力の携帯情報機器等が増えてきている。しかしながら、従来の液晶表示装置は、上記したように各画素の液晶層を実際に駆動する素子として、スイッチング素子および蓄積容量しか集積されていないため、単純にその画像フォーマットに対応した表示データを表示する機能しか保持していない。

【0004】したがって、ペン入力等の圧電入力機能を組み込む場合には、液晶表示装置とは別に圧電シートを用意して、この圧電シートを液晶表示装置の表示エリア上に重ねて実装し、かつこの圧電シートからの入力信号等を処理する回路を外部LSIとして用意して液晶表示装置に取り付けなければならない。その結果、実装工程数が多くなって生産性良く製造できず、加えて多くの構

成材料が必要であるため、製造コストが非常に高くなるという不具合が発生している。

【０００５】また、圧電シートおよび外部ＬＳＩを液晶表示装置に外付けする形となっているため、小型化および軽量化にも限界が生じている。さらに、圧電シートからの入力信号が外部ＬＳＩで処理された後に、液晶表示装置に送られるため、上記入力信号に基づく画像表示の飛躍的な高速化を図ることが難しい状況となっている。

【０００６】

【課題を解決するための手段】そこで上記課題を解決するための本発明に係る液晶表示装置は、対向配置された第１基板と第２基板との間に液晶層が設けられた表示エリアを備え、この表示エリアが多数の画素で構成され、各画素における第１基板の液晶層側の面に、それぞれの画素の液晶層を駆動して表示させる素子が設けられるものにおいて、各画素における第１基板の液晶層側の面に、上記の素子とともに、画素に加わる圧力を検知してその検知したデータを出力する圧力検知手段が設けられている構成となっている。

【０００７】本発明では、各画素における第１基板の液晶層側の面に画素を表示させる素子とともに圧力検知手段が設けられていることから、ペン入力等の圧電入力機能を有したものとなる。よって、表示エリアにて画素に圧力を加えることにより、データの入力を行えるので、従来の圧電シートが不要であり、また圧電シートを液晶表示パネル上に重ねて実装する必要もない。また、圧力検知手段からの検知したデータを基に所定の演算を行う演算手段と、検知したデータを基に、画像を表示させるデータ（表示データ）を出力する出力手段とが、圧力検知手段とともに各画素に設けられていれば、従来のように外部ＬＳＩを用意して外付けを行わなくても、圧力検知手段が検知したデータに対して様々な演算処理を施し、処理したデータを基に表示データを出力させて画素に表示させることが可能になる。また画素内に演算手段や出力手段が設けられていることにより、即座に演算処理を施して画素を表示させることが可能になる。

【０００８】

【発明の実施の形態】以下に本発明に係る液晶表示装置の実施形態を図面に基いて説明する。図１は実施形態に係る液晶表示装置の要部の構成図であり、表示エリアにおける一画素の要部を示している。また図２は実施形態に係る液晶表示装置を示す斜視図であり、図３は実施形態に係る液晶表示装置の断面図である。

【０００９】図２に示すようにこの液晶表示装置１は、反射光を用いて画像表示する反射型のもので、多数の画素２で構成された表示エリア３とその周辺部の周辺エリア４とからなる。表示エリア３は例えば平面視略矩形状をなし、図３に示すように、対向配置されたガラス等からなる第１基板５と第２基板６との間に液晶層７が設けられて構成されている。

【００１０】この第１基板５の液晶層７側の面には、従来と同様に、各画素２の液晶層７を駆動して表示させる駆動素子や蓄積容量、ソース電極線およびゲート電極線を備えた素子形成層８が設けられている。駆動素子および蓄積容量は画素２毎に設けられており、またソース電極線およびゲート電極線は、従来と同様、各画素２を仕切るようにマトリクス状に設けられている。なお、本実施形態において駆動素子は、活性層がポリシリコンで形成されたポリシリコン薄膜トランジスタ（以下、ポリシリコンＴＦＴと記す）で構成されている。

【００１１】各画素２における素子形成層８には、各画素２に入力機能および演算機能とを持たせるべく、駆動素子や蓄積容量等の他に、図１に示すように容量値変化検出センサー回路（以下、単にセンサーと記す）２１、アナログデジタル変換回路（以下、ＡＤＣ回路と記す）２２、入力レジスタ回路２３、メモリ２４、演算回路２５、出力レジスタ回路２６およびデジタルアナログ変換回路（以下、ＤＡＣ回路と記す）２７が集積されている。本実施形態において、これら各種の機能回路は、駆動素子と同様のポリシリコンＴＦＴを用いて形成されている。なお、図１～図３では、駆動素子、蓄積容量、ソース電極線およびゲート電極線の図示を省略してある。

【００１２】また素子形成層８には、ソース電極線およびゲート電極線と同様、各画素２を仕切るように第１データ入力線３１、第１データ出力線３２、入力制御線３３、出力制御線３４、演算器制御線３５、第２データ入力線３６、第２データ出力線３７が設けられている。図１では、例えば、表示エリア３の水平方向、つまりゲート電極線と略平行に入力制御線３３、出力制御線３４、演算器制御線３５が設けられ、表示エリア３の垂直方向、つまりソース電極線と略平行に第１データ入力線３１、第１データ出力線３２、第２データ入力線３６、第２データ出力線３７が設けられている例を示している。

【００１３】上記のセンサー２１は、本発明における圧力検知手段となるもので、画素２の後述するごとくセンサー２１上に設けられる画素電極１０側より加わる圧力を容量値の変化として検知し、アナログ信号であるその検知したデータ（以下、検知データと記す）をＡＤＣ回路２２に出力するようになっている。またＡＤＣ回路２２は、センサー２１から入力されたアナログの検知データをデジタル信号に変換する機能を有している。

【００１４】入力レジスタ回路２３は本発明における入力手段となるもので、第１データ入力線３１と、第２データ入力線３６と、ＡＤＣ回路２２とにそれぞれ接続されているとともに入力制御線３３に接続されている。そして、入力制御線３３からの制御信号によって、上記の第１データ入力線３１、第２データ入力線３６、ＡＤＣ回路２２のいずれかから、または第１データ入力線３１および第２データ入力線３６から、または第１データ入

力線31およびA/D回路22からデータが入力されるように入力が制御されるものとなっている。

【0015】なお、第1データ入力線31および第2データ入力線36から、第1データ入力線31およびA/D回路22からのいずれかのデータ入力を選択可能とする選択スイッチ（図示略）が入力レジスタ回路23に設けられている。また、入力レジスタ回路23は、入力されたデータをメモリ24に出力する機能も有している。

【0016】メモリ24は、本発明における記憶手段となるもので、入力されたデータを記憶するRAM等で構成されている。また演算回路25は、本発明における演算手段となるもので、センサー21からの検知データやその他のデータを基に所定の演算を行って、得られたデータを入力レジスタ回路26に出力する機能を有している。

【0017】ここでは、演算回路25は、例えば演算器25aと演算器用レジスタ回路25bとから構成されており、演算器25aがメモリ24に記憶されている検知データ等のデータを読み出し、読み出したデータを基に所定の演算を行う機能を有している。また演算器用レジスタ回路25bが演算器制御線35に接続されており、演算器制御線35からの制御信号が演算器用レジスタ回路25bを介して演算器25aに送られるようになっている。そして演算器25aは、制御信号にしたがって、所定の演算を行って得られたデータを入力レジスタ回路26に出力し、あるいは演算を行わずにデータを入力レジスタ回路26に出力するようになっている。

【0018】出力レジスタ回路26は、本発明の出力手段となるもので、センサー21からの検知データに基に、圧力が加わった画素2を表示させるデータ（以下、表示データと記す）等を入力する機能を有している。ここでは、出力レジスタ回路26は、第1データ出力線32、第2データ出力線37、A/D回路27に接続されているとともに出力制御線34に接続されている。よって、出力制御線34からの制御信号によって、上記の第1データ出力線32、第2データ出力線37、A/D回路27のいずれかに、演算器25aからのデータを入力する出力が制御されるものとなっている。また、D/A回路27は、出力レジスタ回路26からのデジタルなデータをアナログ変換し、後述の画素電極へと出力する機能を有している。

【0019】第1データ入力線31は後述の入力回路に接続されており、第2データ入力線36は隣接する他の画素2の出力レジスタ回路26に接続されている。また、第1データ出力線32は後述の最終出力回路に接続されており、第2データ出力線37は隣接する他の画素2の入力レジスタ回路23に接続されている。また入力制御線33、出力制御線34、演算器制御線35はそれぞれ、本発明における第3制御部、第2制御部、第1制

御部の一構成要素となるもので、後述のコントロールレジスタ回路、制御回路に接続されている。

【0020】このような各種の機能回路等が設けられた素子形成層8の液晶層7側には、図1および図3に示すように、画像を表示するための画素電極10が絶縁膜9を介して設けられている。この画素電極10は、表示エリア3に入射した光を反射する反射板を兼ねた例えばアルミニウム等の金属層で形成されており、従来と同様に画素2毎にパターン形成されている。また第2電極6も、従来と同様に、その液晶層7側の面にカラーフィルター層（図示略）や共通電極11等が設けられている。

【0021】上記のように表示エリア3では、反射板を兼ねた画素電極10が素子形成層8よりも液晶層7側に配置されているため、素子形成層8を、光を透過する構造とする必要がなく、素子形成層8にセンサー21等の種々の素子や第1データ入力線31等の信号線が設けられていても画像表示に影響がない。

【0022】一方、周辺エリア4には、従来と同様に、ソース電極線、ゲート電極線それぞれの走査回路（図示略）が設けられているとともに、図2に示すごとく、入力回路38、最終出力回路39、コントロールレジスタ回路40および制御回路41が設けられている。入力回路38は、外部から入力されたデジタル信号からなる表示データを一時保管し、第1データ入力線32に出力する機能を有している。また最終出力回路39は、画素2のセンサー21からの検知データや、演算回路25にて演算されて得られたデータをまとめて外部に出力する機能を有している。

【0023】コントロールレジスタ回路40および制御回路41は、各画素2の入力レジスタ回路23、出力レジスタ回路26および演算回路25をそれぞれ制御するためのもので、前述した入力制御線33、出力制御線34、演算器制御線35とともに本発明の第3制御部、第2制御部、第1制御部を構成するものである。

【0024】つまり、コントロールレジスタ回路40および制御回路41は、入力制御線33を介して各画素2の入力レジスタ回路23へのデータ入力を制御し、また出力制御線34を介して各画素2の出力レジスタ回路26からのデータ出力を制御し、さらに演算器制御線35を介して演算回路25における演算処理を制御するものとなっている。また、制御回路41はコントロールレジスタ回路40を制御するものであるとともに、前述した入力レジスタ回路23の選択スイッチを制御するスイッチ制御機能を有している。

【0025】なお図2では、表示エリア3の上側周辺部の周辺エリア4に、入力回路38および最終出力回路39が設けられ、表示エリア3の左側周辺部の周辺エリア4に、コントロールレジスタ回路40および制御回路41が設けられている例が図示されているが、これらは周辺エリア4のどの位置に配置されていてもよく、図2の

例に限定されない。

【0026】このように構成された液晶表示装置1では、図素2に圧力が加えられると、この圧力による容量変化を図素2に設けられたセンサー21が検知し、検知データをADC回路22に出力する。ADC回路22は、入力されたアナログ信号からなる検知データをディジタル信号に変換する。入力レジスタ回路23は、入力制御線33からの制御信号にしたがって、例えばADC回路22から、ディジタル信号に変換された検知データを入力してメモリ24に出力する。

【0027】あるいは入力レジスタ回路23は、入力制御線33からの制御信号にしたがって、第1データ入力線31より外部からの表示データを入力し、または第2データ入力線36より隣接図素2からのデータを入力する。または、ADC回路22から検知データを入力するとともに第1データ入力線31より外部からの表示データを入力し、または第1データ入力線31と第2データ入力線36とからそれぞれデータを入力する。そして、入力したデータをメモリ24に出力する。

【0028】次いで、演算器25aはメモリ24に記憶されている検知データ等のデータを読み出す。そして演算器25aは、演算器制御線35から演算器用レジスタ回路25bを介して送られてきた制御信号にしたがって、読み出したデータを基に所定の演算を行い、得られたデータを出力レジスタ回路26に出力する。あるいは演算を行わずにデータを出力レジスタ回路26に出力する。

【0029】出力レジスタ回路26は、出力制御線34からの制御信号にしたがって、例えば演算器25aからのデータを基に表示データを出力レジスタ回路27に出力する。DAC回路27は、出力レジスタ回路26からのディジタルな表示データをアナログ変換し、これを図素電極10側に出して、圧力が加わった図素2を表示させる。または出力レジスタ回路26は、出力制御線34からの制御信号にしたがって、演算器25aからのデータを第1データ出力線32あるいは第2データ出力線37に出力する。

【0030】以上のように本実施形態の液晶表示装置1では、各図素2に圧力を検知するセンサー21が設けられて、ペン入力等の入力機能を有しているため、従来、外部で行われていた画像を表示させる表示データの入力を行うことができる。よって、従来、ペン入力に必要であった圧電シートの用意、およびその圧電シートの表示エリア3への実装を不要とすることができる。また、各図素2に入力レジスタ回路23やメモリ24、演算回路25、出力レジスタ回路26等が設けられて、図素2に入力されたデータを演算処理できる演算機能を有しているため、外部LSIを用意しなくても、図素2に入力されたデータに様々な演算処理を施すことができる。その結果、従来必要であった外部LSIの用意とその取り付

けも不要とすることができる。

【0031】さらに素子形成層8に駆動素子等とともに駆動素子と同じポリシリコンTFTを用いてセンサー21等を形成するため、素子形成層8の工程数が多少増加しても、素子形成層8の形成を効率良く行える。したがって、実装工程数および構成材料を削減することができる。かつ素子形成層8を効率良く形成できることから、液晶表示装置1の生産性の向上と製造コストの大幅な低減とを図ることができる。さらに、圧電シートおよび外部LSIの外付けが不要であるため、小型化および軽量化も図ることができる。

【0032】また各図素2が様々な演算処理を施せる演算機能を有していることから、図素数の交換や、圧縮信号のデコード、画質改善等の画像処理も行うことができる。しかも、同じ図素2内にセンサー21や入力レジスタ回路23、演算回路25、出力レジスタ回路26等を備えているため、センサー21からのデータを即座に演算処理し、出力して図素2に表示させることができる。よって、画像表示機能、入力機能、演算機能等を有する多機能で、かつ動作が非常に高速化され、低コストで製造できるとともに小型軽量化優れた液晶表示装置1を実現することができる。

【0033】なお、本実施形態では、各図素に圧力検知手段、出力手段、演算手段、記憶手段、入力手段のいずれも備えている例を述べたが本発明はこの例に限定されない。液晶表示装置に付与する機能に応じて、例えば圧力検知手段のみ、圧力検知手段と出力手段、圧力検知手段と出力手段と演算手段、圧力検知手段と出力手段と演算手段と記憶手段、のいずれかの組み合わせ（手段の組み合わせ）を各図素に備えた液晶表示装置としてもよい。

【0034】また上記の手段の組み合わせにそれぞれ入力回路、入力回路と最終出力回路、最終出力回路のいずれかを組み合わせたり、入力回路や最終出力回路を組み合わせずに手段の組み合わせに第1制御部、第2制御部、第3制御部等と組み合わせる、あるいは上記手段の組み合わせに、入力回路や最終出力回路と第1制御部、第2制御部、第3制御部等とを組み合わせてもよい。このように液晶表示装置に付与する機能に応じて種々変更可能である。

【0035】

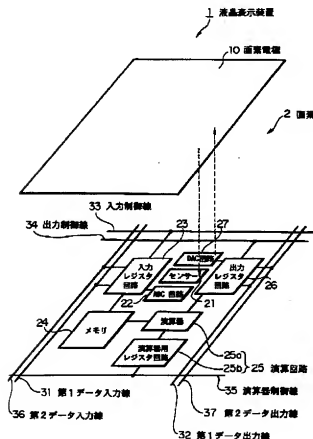
【発明の効果】以上説明したように本発明に係る液晶表示装置によれば、各図素における第1基板の液晶層側の面に圧力検知手段が設けられてペン入力等の入力機能を有したものとなっているので、圧電シートの用意およびその取り付けを不要とすることができる。したがって、実装工程数および構成材料を削減することができる。また、液晶表示装置の生産性の向上と製造コストの大幅な低減、および小型軽量化を図ることができる。また、圧力検知手段からのデータを基に演算を行う演算手段

と、圧力検知手段からのデータを基に、画像を表示させるデータを出力する出力手段とが圧力検知手段とともに各画素に設けられていれば、外部LSIの用意およびその取り付けも不要とすることができるので、より一層、液晶表示装置の生産性の向上、製造コストの大幅な低減および小型軽量化を図ることができる。また圧力検知手段が検知したデータに対して様々な演算処理を施す演算機能も有し、かつ画素に入力されたデータに対して即座に演算処理を施して画素を表示させることができる、多機能でかつ動作が高速化された液晶表示装置を実現できる。

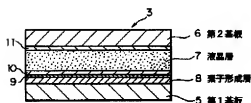
#### 【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の一実施形態の要部を示す構成図であり、表示エリアにおける一画素の要部

【図1】



【図3】



を示す図である。

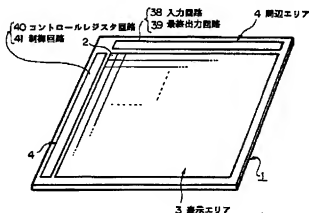
【図2】本発明に係る液晶表示装置の一実施形態を示す斜視図である。

【図3】本発明に係る液晶表示装置の一実施形態を示す断面図である。

#### 【符号の説明】

1…液晶表示装置、2…画素、3…表示エリア、4…周辺エリア、5…第1基板、6…第2基板、7…液晶層、8…素子形成層、10…画素電極、21…センサー、23…入力レジスタ回路、24…メモリ、25…演算回路、26…出力レジスタ回路、33…入力制御線、34…出力制御線、35…演算器制御線、38…入力回路、39…最終出力回路、39…最終出力回路、40…コントロールレジスタ回路、41…制御回路

【図2】



フロントページの続き

(51) Int. Cl. <sup>6</sup>

識別記号

G 0 6 F	3/03	3 3 5
G 0 9 F	9/00	3 6 6
	9/35	3 0 2

F I

G 0 6 F	3/03	3 3 5 Z
G 0 9 F	9/00	3 6 6 G
	9/35	3 0 2